

RESUMO TEÓRICO

CONVERSORES DIGITAL/ANALÓGICO

*Baseado na apostila “Conversor Digital/Analógico”
da disciplina PCS 2498 – LABORATÓRIO DE PROCESSADORES II
Autores: Andréa Massamyi Matsunaga e Maurício Ossamu Tsugawa
Revisão: Prof. Dr. André Riyuiti Hirakawa e Prof. Carlos Eduardo Cugnasca
Ver. 3.1 – 2005*

1. CONVERSORES DIGITAL/ANALÓGICO

Os fenômenos do mundo real normalmente são analógicos. Em contradição, a tecnologia de processamento digital está cada vez mais presente no nosso dia a dia. Assim, são necessárias interfaces que convertem informações analógicas – do mundo real – para dados digitais que são processados, e em seguida convertidas para forma analógica. Um dos exemplos mais comuns nos dias de hoje são os aparelhos que tocam discos CD, convertendo informações digitais – a música codificada digitalmente – para a forma analógica – o som gerado em alto-falantes.

Muitos dos componentes e equipamentos não entendem sinais digitais, necessitando-os na forma analógica. Em geral, processos de conversão de sinais elétricos para grandezas físicas exigem saídas analógicas. Um bom exemplo é o alto-falante. Para poder reproduzir um sinal de áudio, o alto-falante precisa ser excitado através de um sinal analógico.

É necessário então a transformação das cadeias de bits gerada nas saídas dos sistemas digitais em sinais analógicos. Esta é a função dos conversores Digital-Analógicos, ou simplesmente DACs.

1.1 Técnicas de Conversão D/A

Várias são as formas que podem ser utilizadas na conversão D/A. Neste texto serão abordadas as principais técnicas, podendo-se obter mais detalhes na literatura especializada. [3][4][5].

A seguir será detalhada a rede **R-2R**, que serve como base para a maioria dos processos de conversão D/A.

➤ **Conversor D/A baseado em rede resistiva com pesos binários:**

Esta técnica baseia-se em um amplificador-somador, representado na figura abaixo, onde se consegue a conversão, controlando-se o ganho em cada entrada.

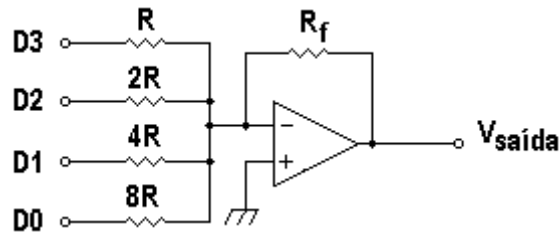


Figura 01: Rede resistiva com pesos binários.

Como desvantagem desse circuito tem-se a necessidade de uma grande gama de valores de resistores de precisão, tornando difícil a sua implementação de um circuito integrado.

➤ **Rede Resistiva R-2R:**

Diferente da técnica anterior, esta rede resistiva utiliza apenas 2 valores resistivos: **R e 2R**. Há uma grande quantidade de técnicas que utilizam esta rede resistiva como base. Ela será detalhada posteriormente, no item 2.2.

➤ **Rede NR:**

Seja uma rede de **N** resistores em série, onde **N** corresponde ao número de divisões discretas dada pelo código digital, ou seja, trata-se de um grande divisor resistivo de tensão. Para um conversor de 4 bits necessita-se de uma rede **16R**, ou seja, 16 resistores iguais em série. Para 8 bits, há a necessidade de uma rede **256R**. O divisor resistivo conectado a um conjunto de chaves, controlado por um grande decodificador, é a base deste conversor.

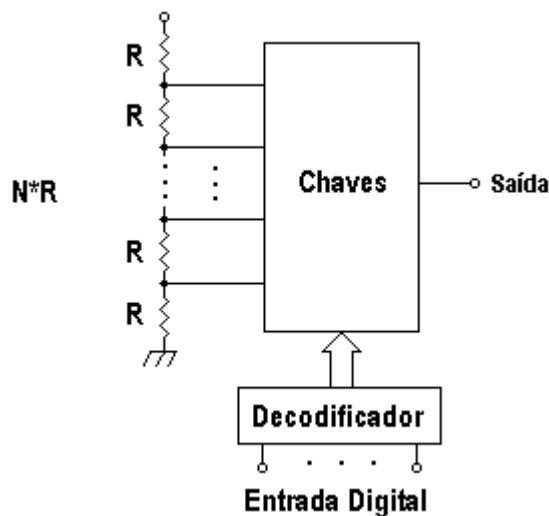


Figura 02: Rede NR.

➤ Rede de Capacitores com Pesos Binários:

Ao invés de se utilizar resistores com pesos binários, esta técnica utiliza capacitores com pesos binários. Ela favorece o processo de integração CMOS, sendo mais fácil obter capacitâncias de precisão do que resistências de precisão.

➤ Integrador:

Como o nome sugere, este conversor é baseado em um circuito integrador. O princípio é simples. Através de um contador decrescente controla-se o tempo de carga do capacitor integrador. No início da conversão carrega-se o contador com o valor binário desejado, e descarrega-se o capacitor integrador. Permite-se então, uma carga linear, através de uma fonte de corrente, durante a contagem decrescente. Quando a contagem atinge o valor zero, corta-se a carga do capacitor integrador.

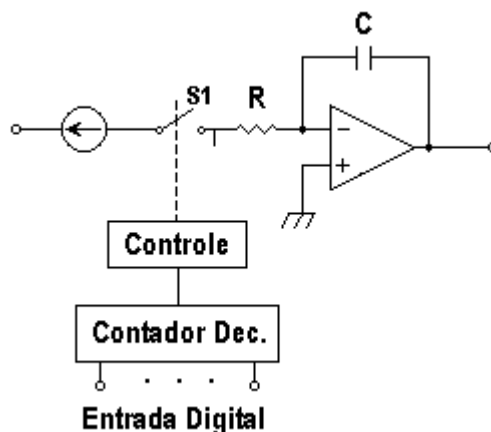


Figura 03: Integrador.

➤ Pulse Width Modulation (PMW)

O conversor baseia-se na geração de um trem de pulsos com largura variável (Pulse Width Modulation) conforme a entrada digital. Passa-se o trem de pulsos por um filtro passa-baixas, de tal forma a passar apenas a componente contínua, e obtém-se a conversão para sinal analógico, conforme apresenta a figura abaixo.

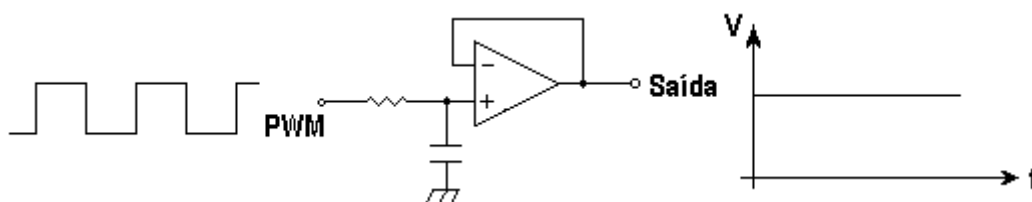


Figura 04: Filtro Passa-baixa.

Em um sistema microprocessado, é o método mais econômico de se efetuar a conversão D/A, bastando o programa gerar um trem de pulsos em uma saída digital. Uma desvantagem desta técnica é a baixa velocidade de conversão.

➤ Oversampling Delta-sigma (Δ - Σ):

A grande vantagem desta técnica é a obtenção de conversores bastante precisos sem a necessidade da utilização circuitos analógicos de precisão. Ela não será abordada em detalhes por envolver teorias de processamento sinais.

O princípio envolvido é um processamento digital complexo, que utiliza certas características do sistema PWM (utiliza um conversor D/A de 1 bit), além de um processamento digital. Como resultado tem-se um conversor D/A bastante veloz e preciso. Ela é muito utilizado em equipamentos digitais de áudio.

1.2 A Rede R-2R

A seguir será analisado em detalhes como se processa a conversão D/A com uma rede resistiva R-2R, para um conversor de 4 bits:

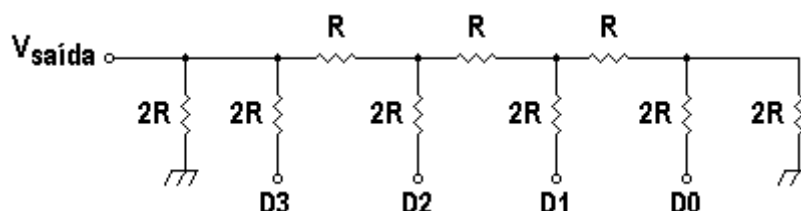


Figura 05: Rede R-2R para 4 bits.

Nas Figura 05, tem-se que **D3** é o bit mais significativo, o nível lógico 1 corresponde a **V** Volts, e que o nível lógico 0 corresponde a **0** Volts.

Supondo-se que na entrada digital tenha-se $D[3..0]=1000$, o circuito elétrico equivalente é:

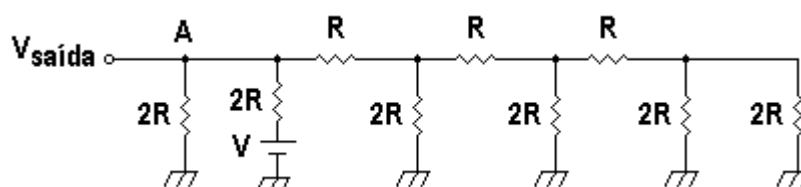


Figura 06: Análise para entrada 1000.

A resistência equivalente entre o nó **A** e o terra é **R**. Portanto,

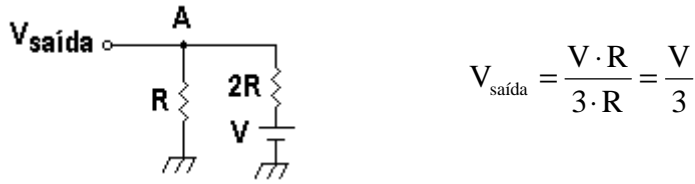


Figura 07: O circuito equivalente para entrada 1000.

Para **D[3..0] = 0100**:

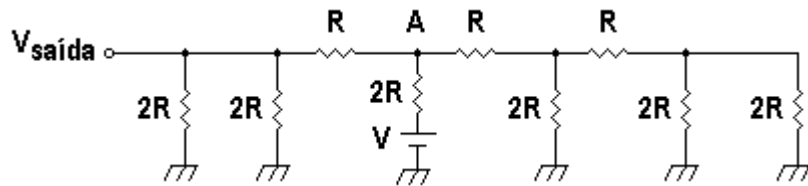


Figura 08: Análise para entrada 0100.

A tensão de saída pode ser calculada considerando-se que o no nó **A** se tem $\frac{V}{3}$.

$$V_{saída} = \frac{V}{3} \cdot \frac{1}{2} = \frac{V}{6}$$

Para **D[3..0] = 0010**:

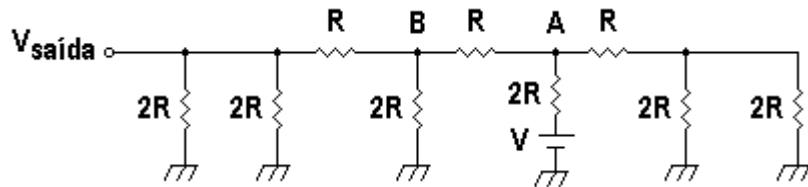


Figura 09: Análise para entrada 0010.

$$V_A = \frac{V}{3}, \quad V_B = \frac{V}{6}, \quad V_{saída} = \frac{V}{12}$$

Para **D[3..0] = 0001**:

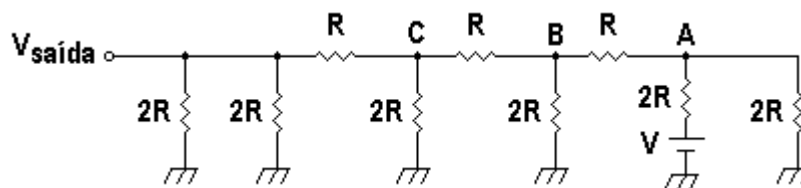


Figura 10: Análise para entrada 0001.

$$V_A = \frac{V}{3}, \quad V_B = \frac{V}{6}, \quad V_C = \frac{V}{12}, \quad V_{saída} = \frac{V}{24}$$

Para os valores restantes de entrada digital, a saída pode ser facilmente calculada considerando o teorema da superposição.

D3	D2	D1	D0	Código Hex.	Saída
0	0	0	0	0	0
0	0	0	1	1	V/24
0	0	1	0	2	2V/24
0	0	1	1	3	3V/24
0	1	0	0	4	4V/24
0	1	0	1	5	5V/24
0	1	1	0	6	6V/24
0	1	1	1	7	7V/24
1	0	0	0	8	8V/24
1	0	0	1	9	9V/24
1	0	1	0	A	10V/24
1	0	1	1	B	11V/24
1	1	0	0	C	12V/24
1	1	0	1	D	13V/24
1	1	1	0	E	14V/24
1	1	1	1	F	15V/24

Observa-se a variação de $\frac{V}{24}$ de um nível para outro, enquanto para um conversor D/A de 4 bits esperava-se $\frac{V}{16}$. Esta diferença pode ser recuperada através de um amplificador de ganho $\frac{24}{16} = \frac{3}{2}$.

Para que o circuito funcione convenientemente, é importante que o nível lógico 1 tenha sempre o mesmo valor. Em sistemas digitais, isto nem sempre é válido, uma vez que circuitos TTL reconhecem como nível 1 uma faixa de tensão entre de cerca de 2 a 5 V.

Em circuitos integrados comerciais são utilizadas chaves analógicas, de tal forma que o nível lógico colocado em cada elemento da rede R-2R seja sempre preciso, ou seja, 0 volts ou Vcc.

Um circuito de controle efetua a comutação da chave analógica, permitindo a seleção dos níveis Vcc e terra.

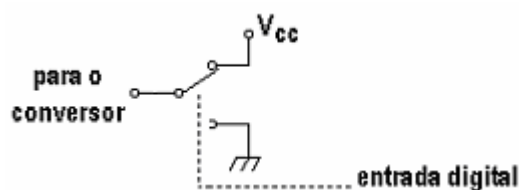


Figura 11: Comutador Vcc-terra.

2. BIBLIOGRAFIA

- [1] NATIONAL Linear Databook 2 National Semiconductor Corporation, 1988, rev1.
- [2] NATIONAL Home Page <http://www.national.com>
- [3] JAMES W. STEWART The 8051 Microcontroller Prentice Hall, 1993.
- [4] TOCCI WIDMER Digital Systems – Principles and Applications Prentice Hall, 7ª ed., 1998.
- [5] HOROWITZ e HILL The art of Electronics Cambridge University Press, 2ª ed., 1998.
- [6] PHILIPS 80C51-Based 8-bit Microcontrollers Philips Semiconductors Data Handbook, 1995.
- [7] PHILIPS Application Notes and Development Tools for 80C51 Microcontrollers Philips Semiconductors Data Handbook, 1995.
- [8] INTEL. Embedded Microcontrollers Intel Datasheet 1995.
- [9] INTEL. Embedded Applications Intel Datasheet V.2 1995/1996.
- [10] Andréa M. Matsunaga e Maurício O. Tsugawa Projeto de Formatura Sistema de Pesagem Dinâmica. PCS-588 1997.
- [11] Intel Home Page ApBUILDER <http://developer.intel.com/design/builder/apbldr/>