

CALCULADORA SIMPLES

E.T.M./2003 (revisão e adaptação)
 M.D.M. e E.T.M./2006 (revisão)
 E.T.M./2008 (revisão)
 E.T.M./2011 (revisão)

RESUMO¹

Esta experiência tem por objetivo a utilização de circuitos integrados de soma binária para o desenvolvimento de circuitos que executam operações aritméticas básicas. A parte experimental inclui o projeto de uma calculadora simples que executa as operações de soma e subtração, além de multiplicação e divisão por 2, utilizando o circuito integrado 74283 (somador binário de 4 bits).

1. PARTE TEÓRICA

1.1. Soma / Subtração Usando Complemento de Dois

Sabe-se que numa operação aritmética em complemento de dois, não se corrige o resultado como no caso da notação em complemento de um. É necessário, porém, somar-se 1 ao complemento bit a bit do número:

$$(\text{Complemento de } 2) = (\text{Complemento de } 1) + 1.$$

Portanto, numa subtração em complemento de dois, costuma-se "forçar" um "vem-um" na coluna do bit menos significativo dos operandos:

Exemplos:

7 - 3 = 4	4 - 6 = -2
$\begin{array}{r} \\ 1 \text{ (complemento de 1)} \\ \hline 0 \end{array}$	$\begin{array}{r} \\ 1 \text{ (complemento de 1)} \\ \hline 1 \text{ (complemento de 2)} \end{array}$

Numa soma de dois números de mesmo sinal (positivos ou negativos), a complementação não é necessária e, portanto, não há "vem-um" forçado.

Exemplo:

$$-2 + (-3) = -5$$

1 1 1 0	-2 (complemento de 2)
1 1 0 1	-3 (complemento de 2)
<hr style="width: 100%;"/>	
1 0 1 1	-5 (complemento de 2)

A figura 1 mostra um circuito de soma/subtração em complemento de 2.

¹ Esta experiência foi baseada na experiência "Somadores binários", desenvolvida para o Laboratório Digital.

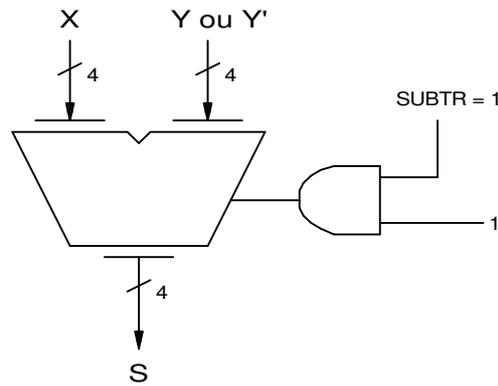


Figura 1 - Circuito de Soma / Subtração em Complemento de 2.

1.2. Multiplicação e Divisão

As operações de multiplicação e divisão podem ser implementadas em um circuito digital através de um processo iterativo que envolve diversos passos computacionais (Midorikawa, 2002) (Tocci, Widmer e Moss, 2007). Por exemplo, a figura 2 abaixo ilustra um exemplo de multiplicação.

13	1101	multiplicando
<u>11</u>	<u>1011</u>	multiplicador
	0000	valor inicial do produto parcial
+	<u>1101</u>	soma multiplicando, bit do multiplicador é 1
	1101	
	0110 1	desloca para a direita
+	<u>1101</u>	soma multiplicando, bit do multiplicador é 1
	1 0011 1	
	1001 11	desloca para a direita
	0100 111	só desloca para a direita, bit do multiplicador é 0
+	<u>1101</u>	soma multiplicando, bit do multiplicador é 1
	1 0001 111	
	<u>1000 1111</u>	desloca para a direita
143	10001111	produto

Figura 2 – Exemplo de Multiplicação Binária.

Embora estas operações sejam complexas, certas situações podem levar a simplificações no circuito digital que as implementa. Uma destas situações é a da **divisão por dois**, onde, no caso de números positivos sem sinal, a operação pode ser implementada apenas por um deslocamento de bits de uma posição à direita.

Exemplos:

$$6 / 2 = 3$$

0 1 1 0	[6]
→	desloca à direita de uma posição
0 0 1 1	[3]

$$5 / 2 = 2$$

0 1 0 1	[5]
→	desloca à direita de uma posição
0 0 1 0	[2]

O mesmo pode ser aplicado para a **multiplicação** de números inteiros positivos **por dois**, onde esta operação pode facilmente ser implementada com um deslocamento de bits de uma posição à esquerda.

2. PARTE EXPERIMENTAL

2.1. Especificação do Projeto

Projetar o circuito da **Calculadora Simples** que deve executar uma função, que é determinada pela entrada **I** (3 bits), sobre o dado de entrada **D** (4 bits) e o conteúdo do registrador interno **A** – acumulador de 4 bits. A figura 3 ilustra os sinais de entrada e saída do circuito.

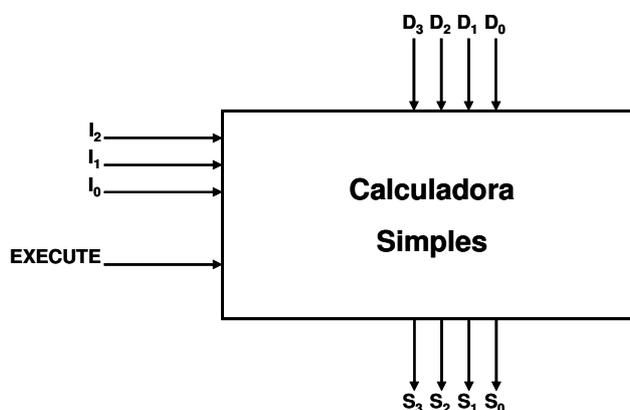


Figura 3 – Circuito da Calculadora Simples.

A tabela I apresenta as funções a serem implementadas. O resultado deve ser armazenado em A apenas no desacionamento do sinal EXECUTE (borda de descida). O circuito da Calculadora Simples deve trabalhar com valores de 4 bits com sinal em notação de complemento de dois.

Tabela I – Tabela de funções da Calculadora Simples.

Código			Função
I ₃	I ₂	I ₁	
0	0	0	Soma ($A \leftarrow A + D$)
		1	Subtração ($A \leftarrow A - D$)
	1	0	Multiplicação por 2 ($A \leftarrow A \times 2$)
		1	Divisão por 2 ($A \leftarrow A \div 2$)
1	0	0	Carga de valor ($A \leftarrow D$)
		1	Reset ($A \leftarrow 0$)
	1	0	reservado
		1	reservado

Para o projeto do circuito devem ser usados componentes básicos como portas lógicas, decodificadores, multiplexadores, somadores binários, registradores, deslocadores e flip-flops. NÃO deve ser usada uma Unidade lógica e aritmética (ULA).

O desenvolvimento do projeto será dividido em três etapas, com a montagem consecutiva de módulos incrementais. A cada etapa, uma nova funcionalidade é acrescentada à etapa anterior, até que o circuito completo da Calculadora Simples seja obtido.

2.2. Etapa 1: somador/subtrador em complemento de 2

Na primeira etapa, deve-se implementar um circuito que realiza a soma ou subtração de valores em complemento de 2 com base no acionamento da chave CH0 (0=soma e 1=subtração). O valor é armazenado em um registrador de 4 bits com a borda do sinal EXECUTE. Além disto, o sinal LIMPA deve "zerar" o conteúdo do registrador (figura 4).

DICA: verifique a funcionalidade do bloco Registrador deste item e também do próximo para a escolha do componente a ser usado no projeto.

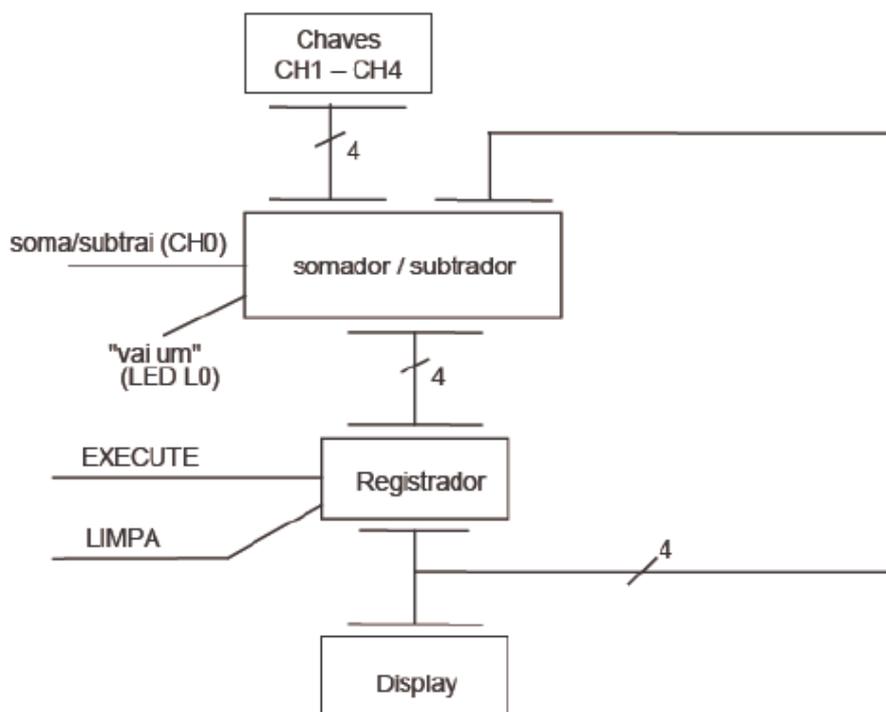


Figura 4 – Somador/subtrador em complemento de dois.

O planejamento deve incluir o seguinte:

- A montagem deve ser realizada em partes e de forma incremental e os testes iniciais devem ser planejados pelo grupo.
 - O grupo deve propor um roteiro para a demonstração do correto funcionamento deste circuito.
- a) Execute a montagem do circuito, aplicando testes em cada bloco do circuito, de forma a garantir o funcionamento parcial de etapa.
 - b) Aplique os testes previstos para mostrar o funcionamento do circuito desta etapa.
 - c) Execute a expressão: $A + B - C$.
(DICA: quais os comandos para a execução de cada parte da expressão pedida?)
 - d) Como é possível, neste circuito, trocar o sinal de um valor armazenado no registrador? Que comandos são necessários? Explique.

2.3. Etapa 2 – Multiplicador/divisor por 2 em complemento de dois

Na segunda etapa, o registrador do circuito da Etapa 1 deve ser substituído pelo módulo da figura 5. Este módulo deve ser responsável pela execução das operações de multiplicação e divisão por 2 em complemento de dois, através do acionamento dos sinais OP.ADITIVA/MULTIPLICATIVA (0=aditiva, 1=multiplicativa), MULTIPLICA/DIVIDE (0=multiplica, 1=divide) e EXECUTE.

Para realizar uma soma ou subtração, o sinal OP.ADITIVA/MULTIPLICATIVA igual a 0 deve selecionar a operação do somador binário. Se o sinal for igual a 1, seleciona o circuito de multiplicação ou divisão.

DICA: considere o uso de um registrador deslocador para a execução das operações de multiplicação e divisão por 2. Veja mais detalhes do funcionamento dos circuitos integrados em datasheets e/ou livros-texto.

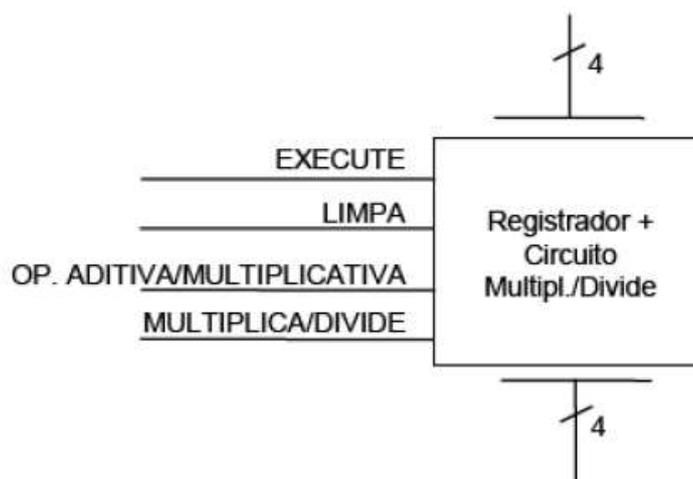


Figura 5 – Bloco Registrador + Multiplicador/divisor por 2 em complemento de dois.

O planejamento desta etapa deve incluir o seguinte:

- A montagem deve ser realizada em partes e de forma incremental e os testes iniciais devem ser planejados pelo grupo.
 - O grupo deve propor um roteiro para a demonstração do correto funcionamento deste circuito.
- e) Execute a montagem do circuito com a substituição do bloco registrador pelo projeto do bloco "Registrador + Multiplicador/divisor por 2 em complemento de dois" da figura 5.
 - f) Aplique testes em cada parte do circuito, de forma a garantir o funcionamento integral da etapa.
 - g) Execute a expressão: $((A \times 2) - B) \div 2$.
 - h) Explique o que acontece quando se executa a operação de divisão por dois de um número ímpar. Considere os casos de números positivos e negativos.
 - i) Explique o que acontece quando ambos os sinais EXECUTE e LIMPA são ativados simultaneamente?

2.4. Etapa 3 – Carga de valor e Unidade de controle

Na terceira etapa, a operação de CARGA de valor no registrador A e a unidade de controle da Calculadora Simples devem ser incluídas na montagem. A unidade de controle deve reconhecer as entradas de instrução (I_2 , I_1 e I_0) e assim acionar os sinais de controle do fluxo de dados dos módulos das etapas anteriores.

No planejamento desta etapa, considere o seguinte:

- Modificar o circuito da etapa 2 para incluir a função de carga de valor em A.
 - O grupo deve testar inicialmente a unidade de controle de forma independente do fluxo de dados.
 - A seguir, integrar a unidade de controle ao fluxo de dados.
 - Desenvolver testes para comprovar o funcionamento do circuito completo.
- j) Monte inicialmente o circuito da unidade de controle. Execute testes para verificar seu correto funcionamento.
- k) Modificar o circuito da etapa 2 para incluir a função de carga de valor.
- l) Integrar a unidade de controle e o fluxo de dados da Calculadora Simples.
- m) Executar a seguinte sequencia de instruções:
- ```

RESET
CARREGA 6 em A
SUBTRAI 1
DIVIDE por 2
SOMA 1
MULTIPLICA POR 2

```
- n) Verifique o resultado observado na saída do circuito.

## 2.5. Programas de Teste do Circuito Completo

Agora o grupo deve desenvolver “programas” para realizar algumas computações abaixo.

Qual deve ser o resultado final em A após a execução destas sequencias?

- o) Desenvolver um plano de execução para os seguintes cálculos:
- i.  $F = (A + B) - C$
  - ii.  $F = ((R \times 2) - S) \div 2$
  - iii.  $F = ((X \div 2) \times 2) - Y + Z$
- p) Elaborar uma tabela contendo todos os sinais que devem ser ativados para a execução de cada plano.
- q) Executar cada plano para pelo menos um conjunto de valores.
- r) Que modificações seriam necessárias no circuito para incluir a detecção de “overflow”?
- s) O que acontece no circuito quando são usados os códigos de função reservados 110 e 111?

### **3. BIBLIOGRAFIA**

- Fairchild Semiconductor. **TTL Data Book**. Mountain View, California, 1978.
- FREGNI, Edson e SARAIVA, Antonio M. **Engenharia do Projeto Lógico Digital: Conceitos e Prática**. Editora Edgard Blucher Ltda, 1995.
- GOMI, E. S. **Síntese de circuitos sequenciais**. Material de PCS2215, Julho de 2006.
- MIDORIKAWA, E. T. **Multiplicador binário**. Apostila de Laboratório Digital, versão 2004.
- PCS/EPUSP. **Somadores binários**. Apostila de Laboratório Digital, 2001.
- Texas Instruments. **TTL Logic Data Book**, 1994.
- TOCCI, R. J.; WIDMER, N. S.; MOSS, G. L. **Digital Systems: principles and applications**. 10th ed., Prentice-Hall, 2007.
- WAKERLY, John F. **Digital Design Principles & Practices**. 4<sup>th</sup> edition, Prentice Hall, 2006.

### **4. MATERIAL DISPONÍVEL**

- Circuitos Integrados TTL:

7400, 7402, 7404, 7408, 7410, 7411, 7432, 7486, 7474, 74138, 74151, 74153, 74157, 74174, 74175, 74194, 74283.

### **5. EQUIPAMENTOS NECESSÁRIOS**

- 1 painel de montagens experimentais.
- 1 fonte de alimentação fixa, 5V  $\pm$  5%, 4A.
- 1 osciloscópio digital.
- 1 multímetro digital.
- 1 gerador de pulsos