

Tutorial para criação de circuitos digitais em VHDL no Quartus

Prime 16.1

Felipe Valencia de Almeida

Profa. Dra. Liria Sato

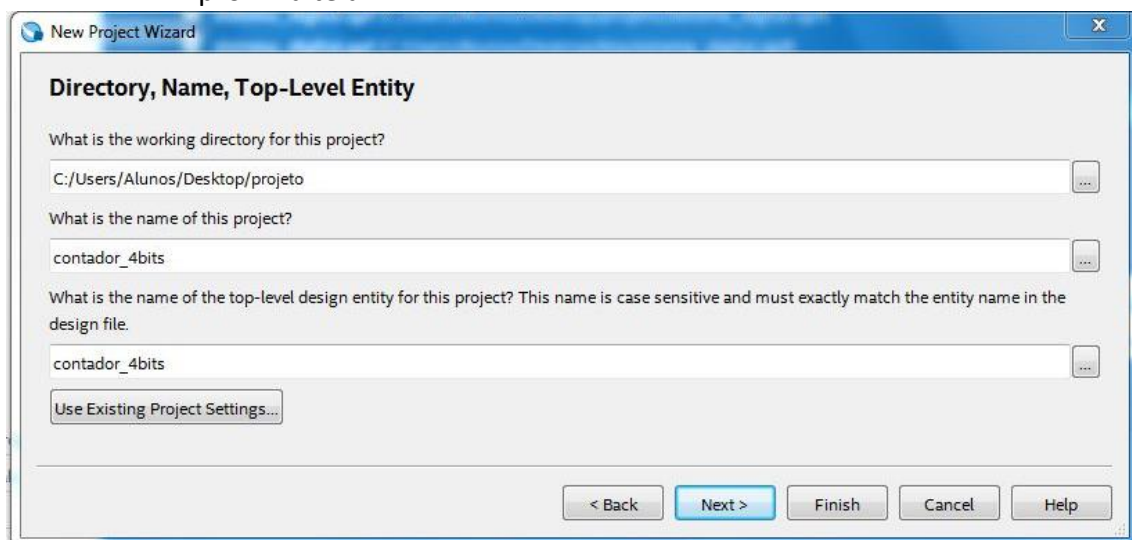
Prof. Dr. Edson Midorikawa

Versão 1.0 – 1º Semestre de 2017

Essa apostila tem como objetivo fornecer as diretrizes para a elaboração de um circuito digital em VHDL, na ferramenta Altera Quartus 16.1. Serão realizados os passos necessários para a criação de um projeto, escrita e compilação do código em VHDL, simulação do código e programação na placa FPGA, sendo realizadas também a criação e a restauração do projeto no formato qar.

1) Criação de um projeto no Quartus 16.1

- Abra o Quartus e selecione a opção **File -> New -> New Quartus Prime Project**.
- O Project Wizard será aberto. Siga o procedimento nas telas seguintes:
 - Na tela *Introduction*, pressione **Next** para seguir à próxima tela.
 - Na tela *Directory, Name, Top-Level Entity*, escolha um diretório e de o nome *contador_4bits* para o projeto. Pressione **Next** para seguir à próxima tela.



- Na tela *Project Type*, mantenha a opção *Empty project* selecionada e pressione **Next** para seguir à próxima tela.

- Na tela *Add Files*, existe a possibilidade de adicionar arquivos (vhdl, formas de onda, esquemáticos...) ao seu projeto, porém isso não será realizado. Pressione **Next** para seguir à próxima tela.
- Na tela *Family, Device & Board Settings*, selecione as seguintes opções para escolher a placa DE0-CV:
 - Family: Cyclone V
 - Device: All
 - Package: Any
 - Pin Count: 484
 - Core speed grade: 7

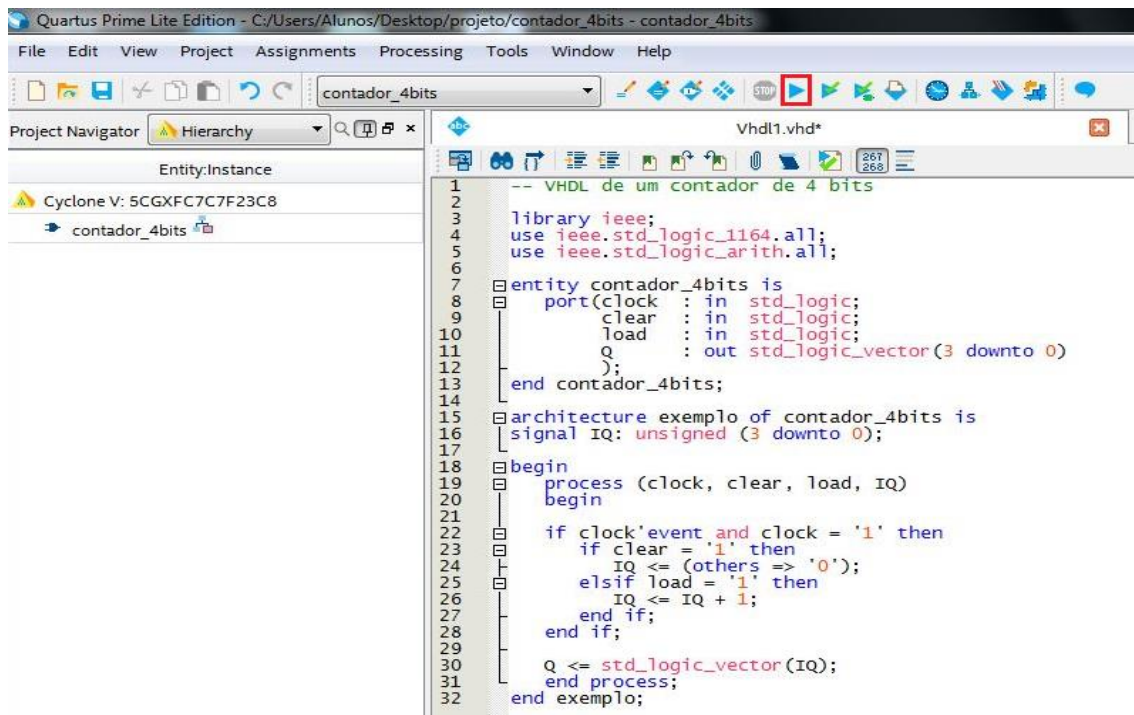
Selecione a terceira opção da tabela e pressione **Next** para seguir à próxima tela.

OBS: A placa selecionada (5CEBA4F23C7) é a placa utilizada no Laboratório Digital. Outras placas também podem ser escolhidas na tabela.

- Na tela *EDA Tool Settings*, é possível selecionar outras ferramentas para auxiliar no seu projeto que não serão utilizadas aqui. Pressione **Next** para seguir à próxima tela.
- Na tela *Summary*, pressione **Finish** para finalizar a criação do projeto.
- OBS: É possível apertar o botão **Finish** após a tela de nomeação do projeto. Nesse caso, será necessário posteriormente atribuir a placa DE0-CV ao projeto.

2) Descrição de um sistema digital em VHDL

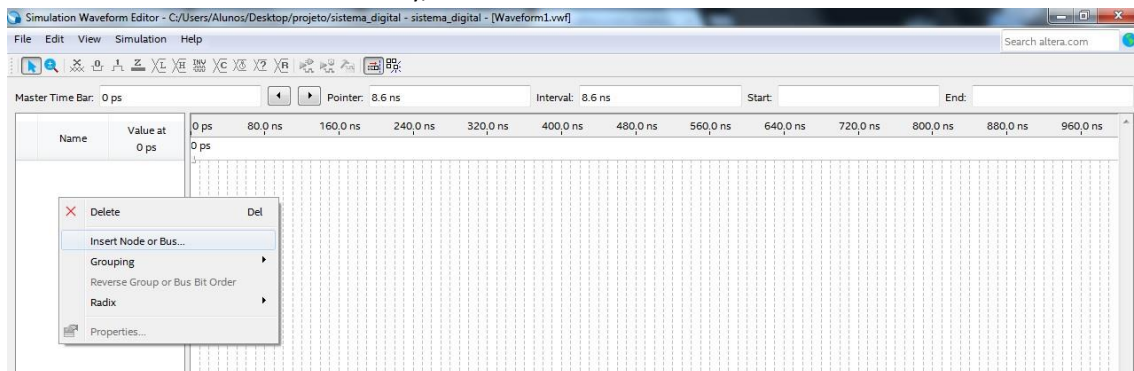
- Selecione a opção **File -> New -> VHDL file** abrindo a janela para a edição do código em VHDL.
- Edite ou copie o código escrito na figura abaixo que descreve o comportamento simplificado de um contador de 4 bits. Em seguida, pressione o botão destacado na figura para compilar o código. Será pedido para salvar o arquivo. Ele deve ser nomeado com o mesmo nome da entidade descrita (*contador_4bits* no caso) que é o mesmo nome do projeto. Realize a compilação.



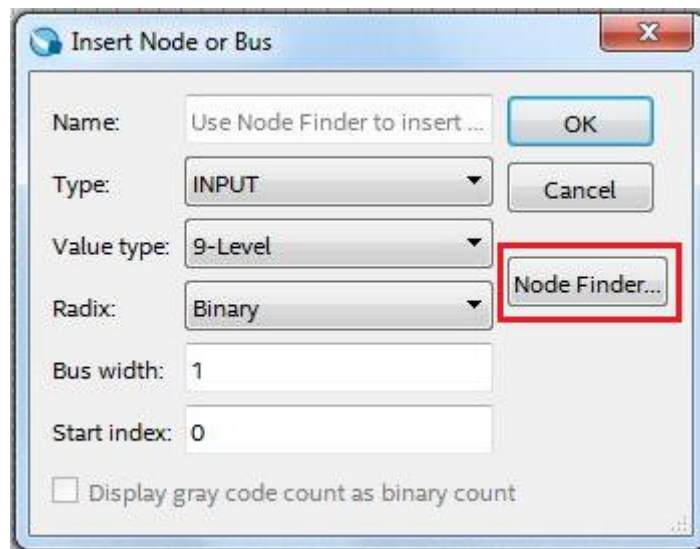
Quartus Prime Analysis & Synthesis was successful. 0 errors, 1 warning

3) Simulação do sistema digital

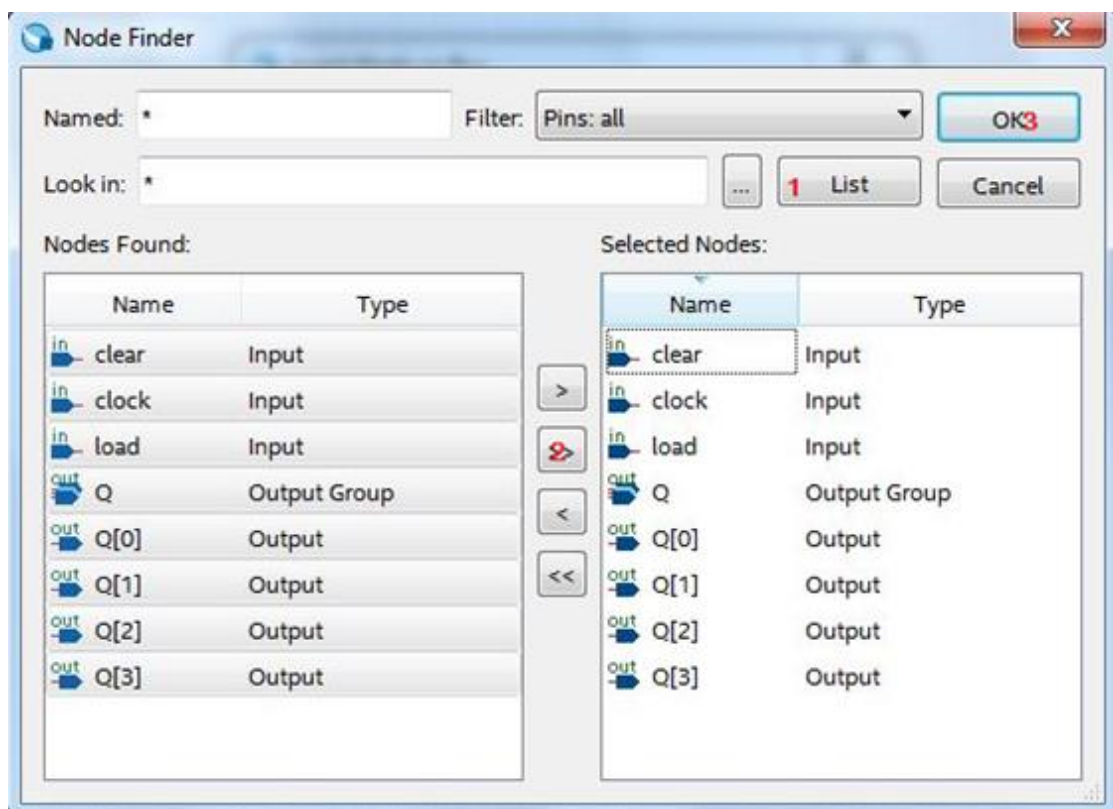
- Selecione a opção **File -> New -> University Program VWF** para abrir a janela de simulação com formas de onda.
- Com o click do botão direito do mouse no canto extremo esquerdo (espaço branco abaixo de *Name*), selecione **Insert Node or Bus**.



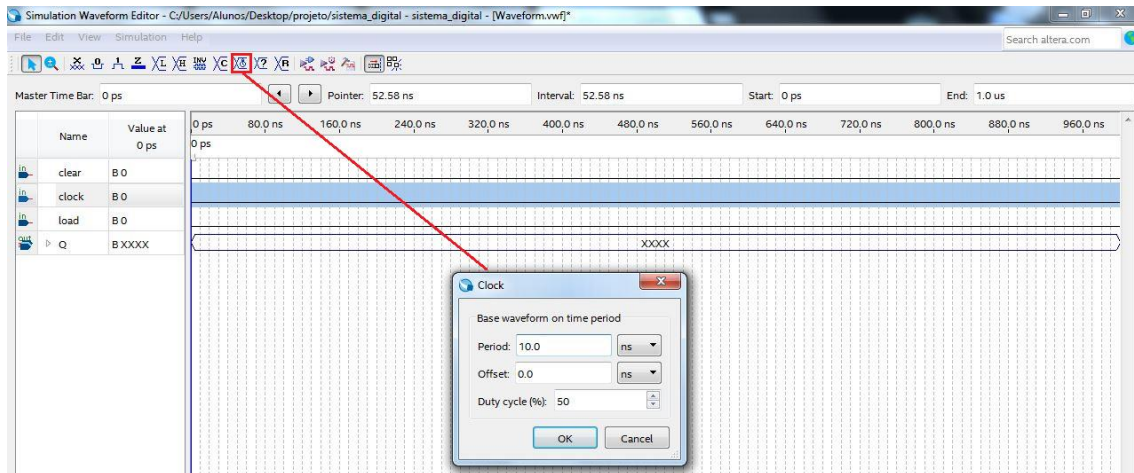
- A seguinte janela será aberta, onde a opção **Node Finder** deverá ser selecionada.



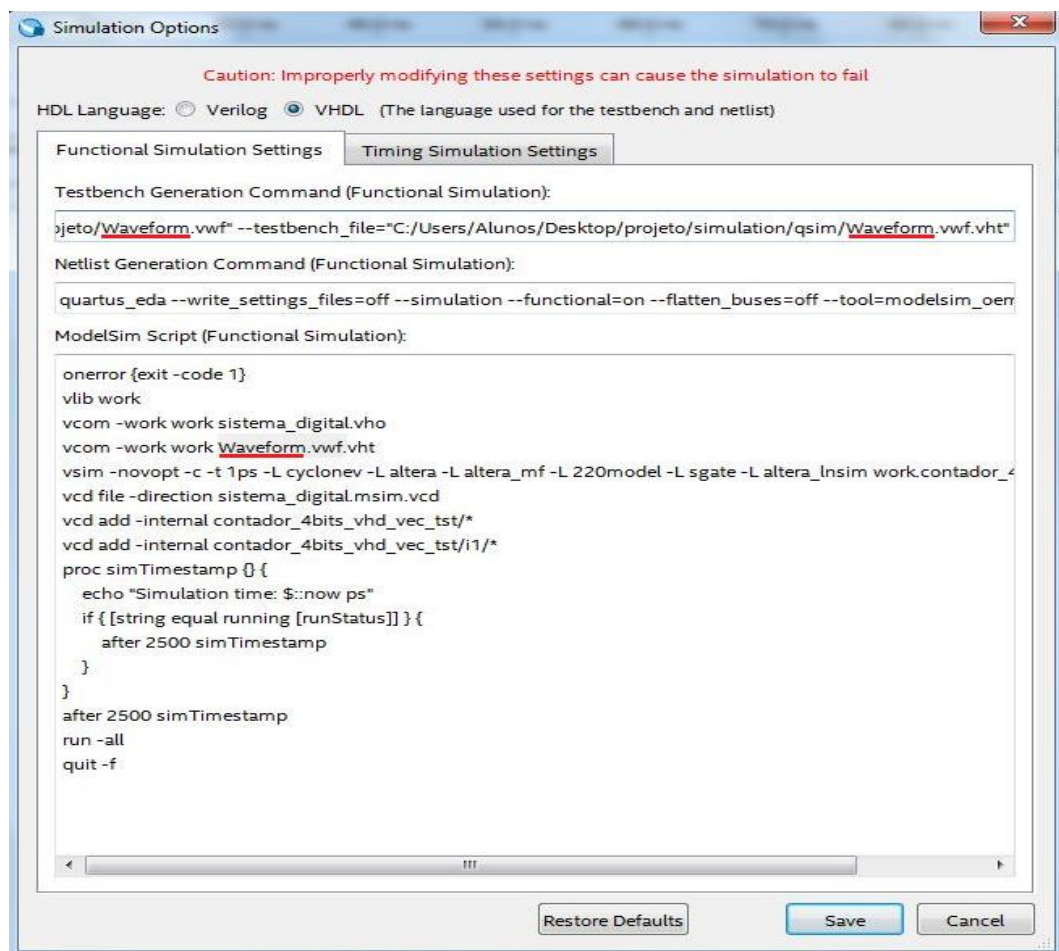
- Selecione a opção **List** para listar as entradas e saídas da sua entidade como nós. Em seguida, pressione >> para selecionar todos os nós encontrados. Aperte **OK** em seguida.



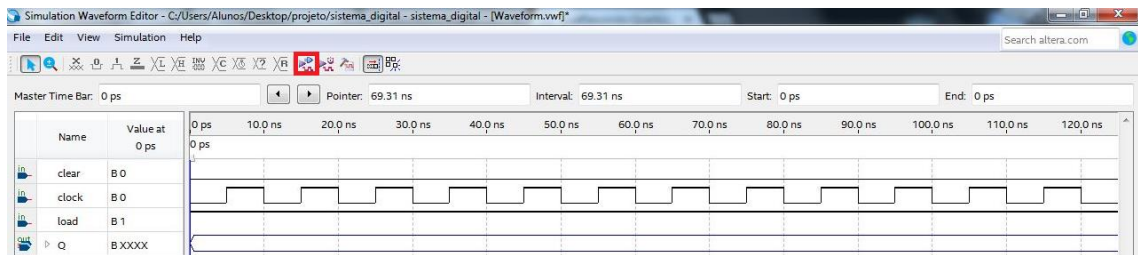
- Observe que os nós foram incorporados à simulação, sendo necessário transmitir valores aos nós de entrada. Para o *clock*, clique nele e selecione o botão **Overwrite Clock**. Em seguida escolha um período adequado para visualizar as mudanças no contador. Será utilizado aqui um período de 10ns. OBS: Você pode utilizar o botão de zoom para aumentar ou diminuir o zoom das formas de onda com o botão esquerdo ou o direito respectivamente.



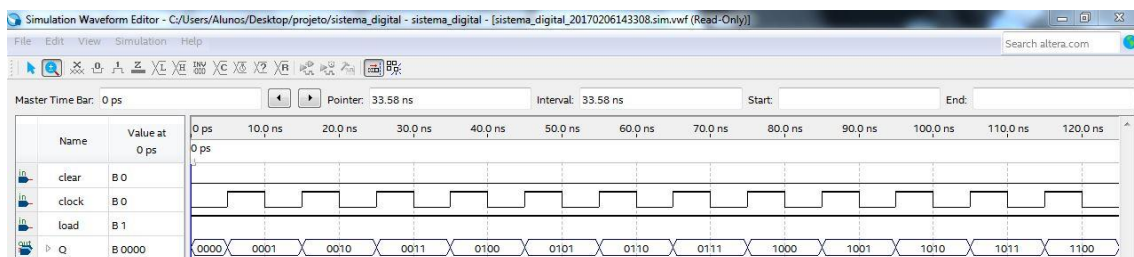
- Clique no nó *clear* e deixe em ativo baixo com o botão **Forcing Low** em seguida clique no nó *load* e deixe em ativo alto com o botão **Forcing High**. Aperte **Ctrl + S** para salvar o arquivo de simulação ou selecione **File -> Save**. Salve o arquivo com o mesmo nome da entidade (*contador_4bits.vwf*).
- Antes de realizar a simulação, é necessário alterar o script utilizado, pois ele utiliza o nome pré-fornecido pelo Quartus (*Waveform.vwf*). Selecione **Simulation -> Simulation Settings** e realize as modificações nos espaços grifados na figura abaixo, trocando *Waveform* por *contador_4bits*. Pressione **Save**.



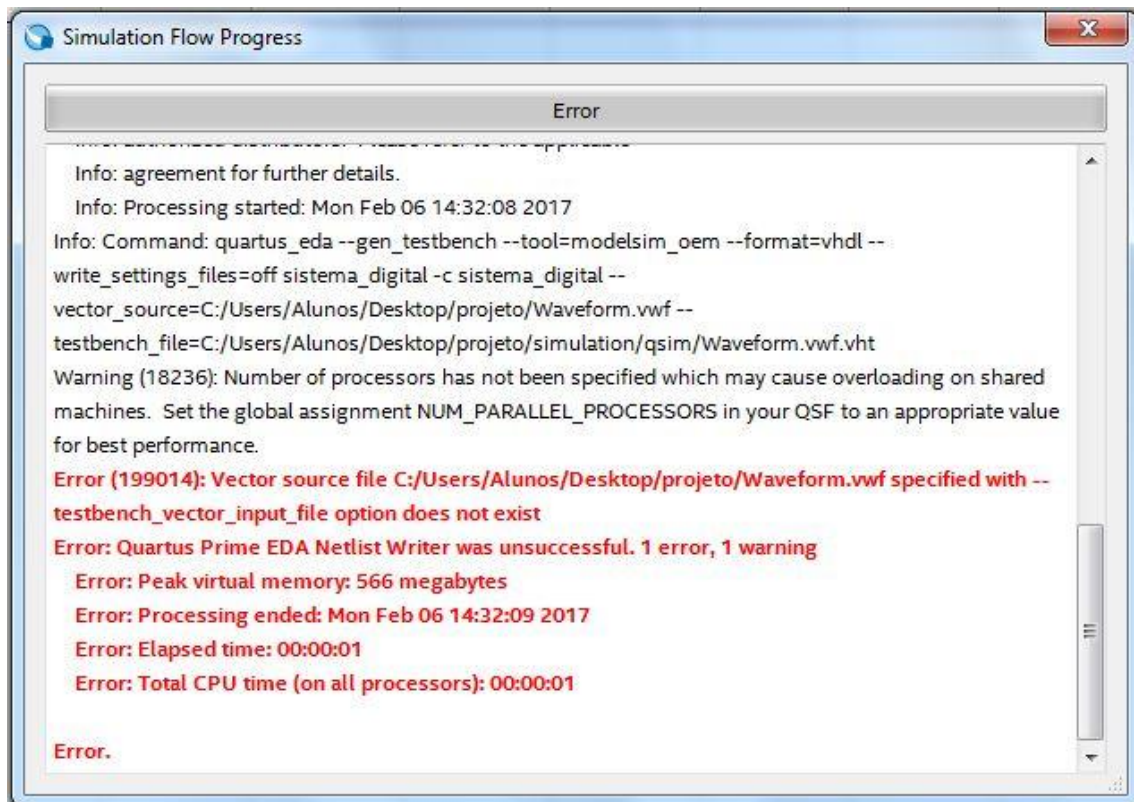
- Selecione o botão **Run Functional Simulation** para rodar a simulação.



- A simulação deverá ocorrer corretamente. Observe os valores e verifique que o resultado obtido condiz com o esperado. O contador é incrementado a cada borda de subida do clock, após atingir o valor 1111 ele é zerado e reinicia a contagem.



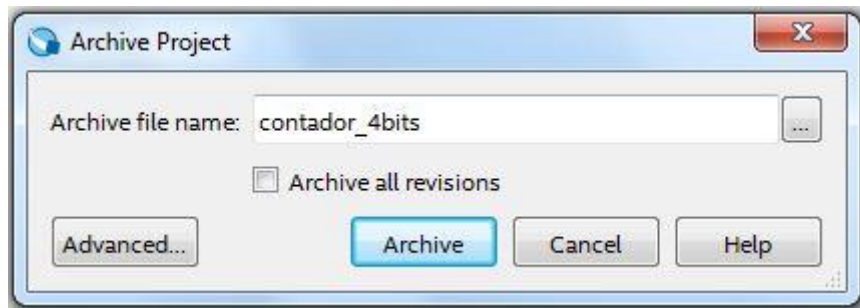
OBS: Caso o script não seja alterado, o seguinte erro será obtido durante a simulação:



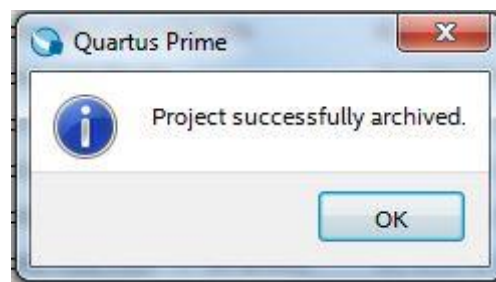
- OBS: Caso você sempre utilize o nome sugerido pelo Quartus ao salvar o arquivo da simulação pela primeira vez, não será necessário alterar o script da simulação.

4) Salvando o projeto realizado no Quartus.

- O formato para exportação de um projeto no Quartus é o qar, e é equivalente a um zip feito especificamente para esse propósito. Para gera-lo, selecione a opção **Project -> Archive Project**, abrindo a seguinte janela.

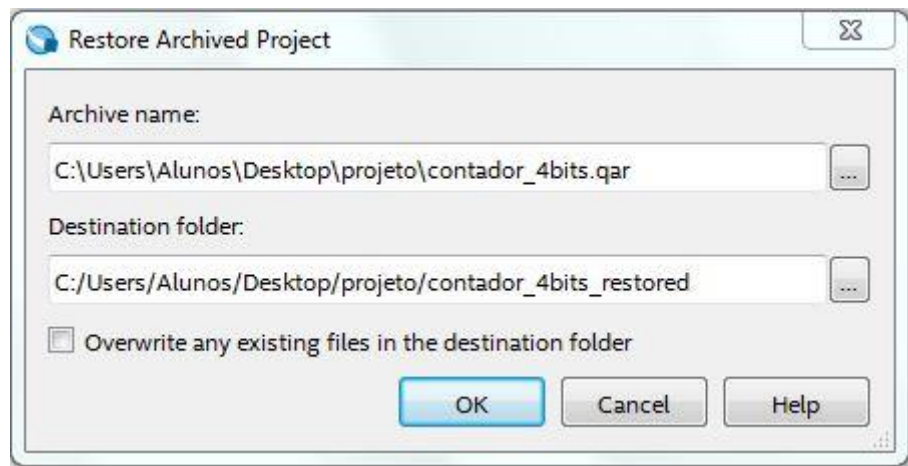


- Mude o nome do arquivo e/ou o diretório de destino caso desejado e selecione **Archive** para gerar o qar. A seguinte janela aparecerá. Caso o diretório não tenha sido alterado, o arquivo deve-se encontrar no mesmo diretório onde está o projeto.

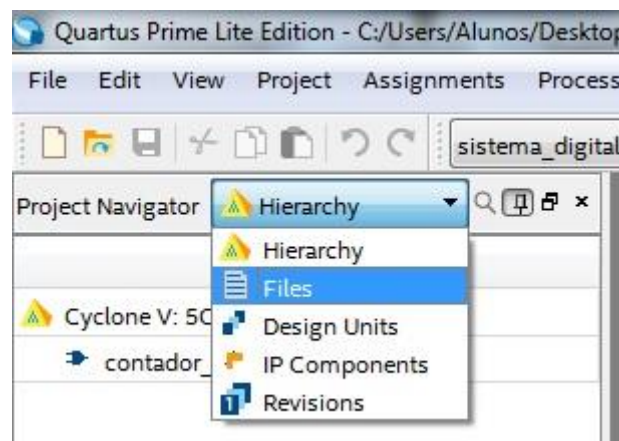


5) Abrindo um qar no Quartus

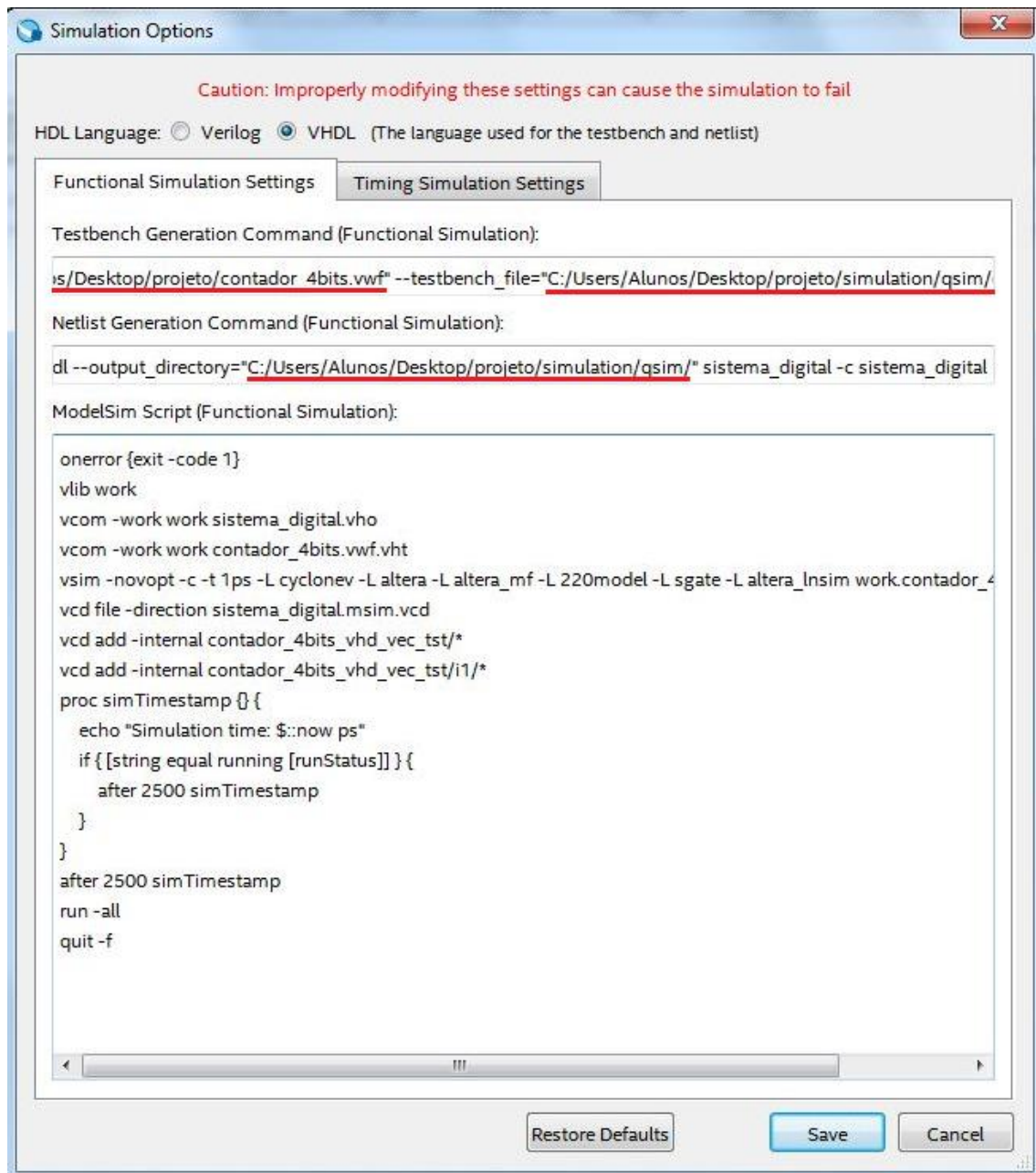
- Abra o Quartus e selecione a opção **File -> Open**. Encontre o diretório onde o arquivo qar está localizado e coloque no canto inferior direito a opção de arquivo **Quartus Prime Archive Files** para visualiza-lo. Selecione o arquivo e aperte **Abrir**, gerando a seguinte janela.



- Aperte **OK** para abrir o qar. Após o término do processo, observe que no *Project Navigator*, localizado no canto esquerdo é possível selecionar a opção **Files** para visualizar todos os arquivos contidos no projeto.



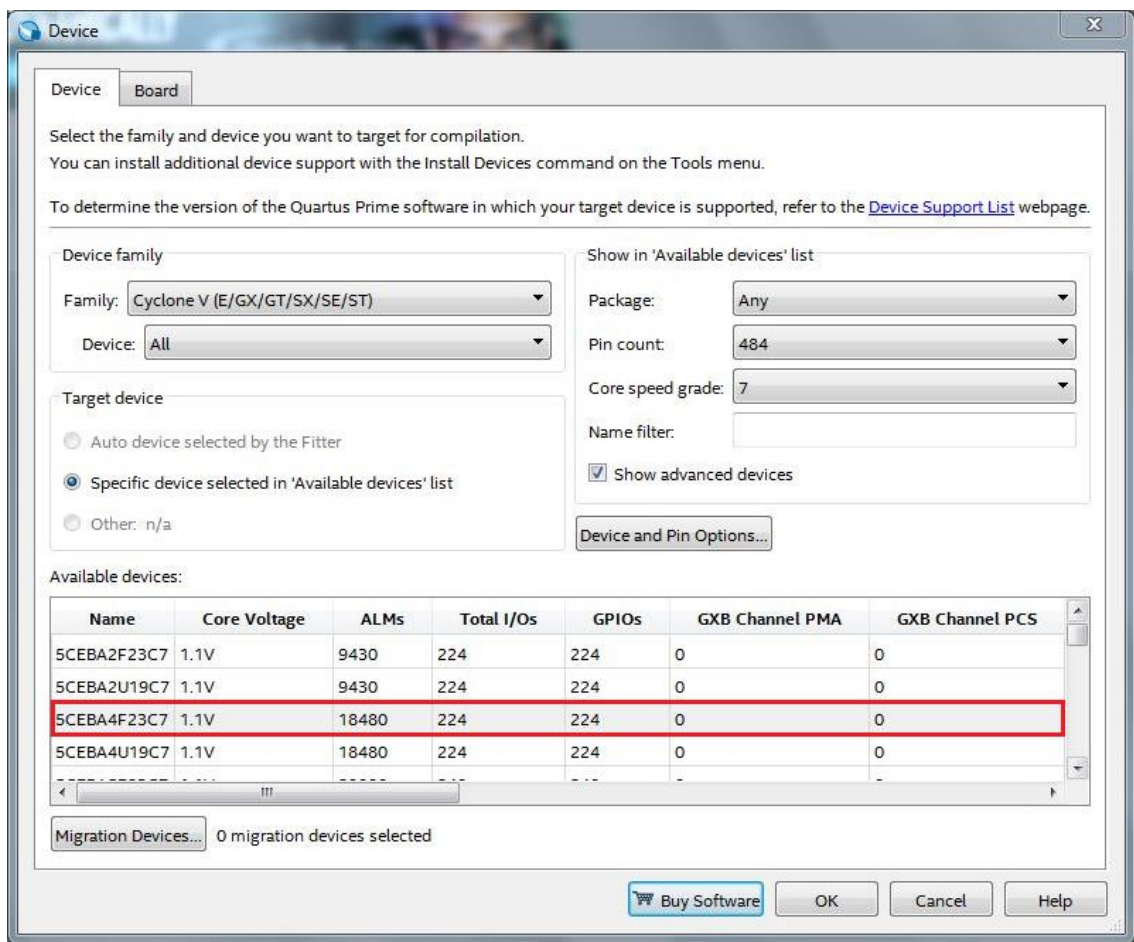
- Para realizar uma simulação de um arquivo contido no qar, é necessário realizar algumas modificações no script, alterando o diretório utilizado por ele. Esse problema ocorre, pois, o qar salva no script da simulação o diretório original onde foi criado o projeto, antes de ser gerado. Abra o arquivo da simulação, selecione **Simulation -> Simulation Settings** e realize as modificações nos espaços grifados na figura abaixo, trocando o caminho do diretório original pelo caminho do seu diretório. Pressione **Save** e simule o arquivo.



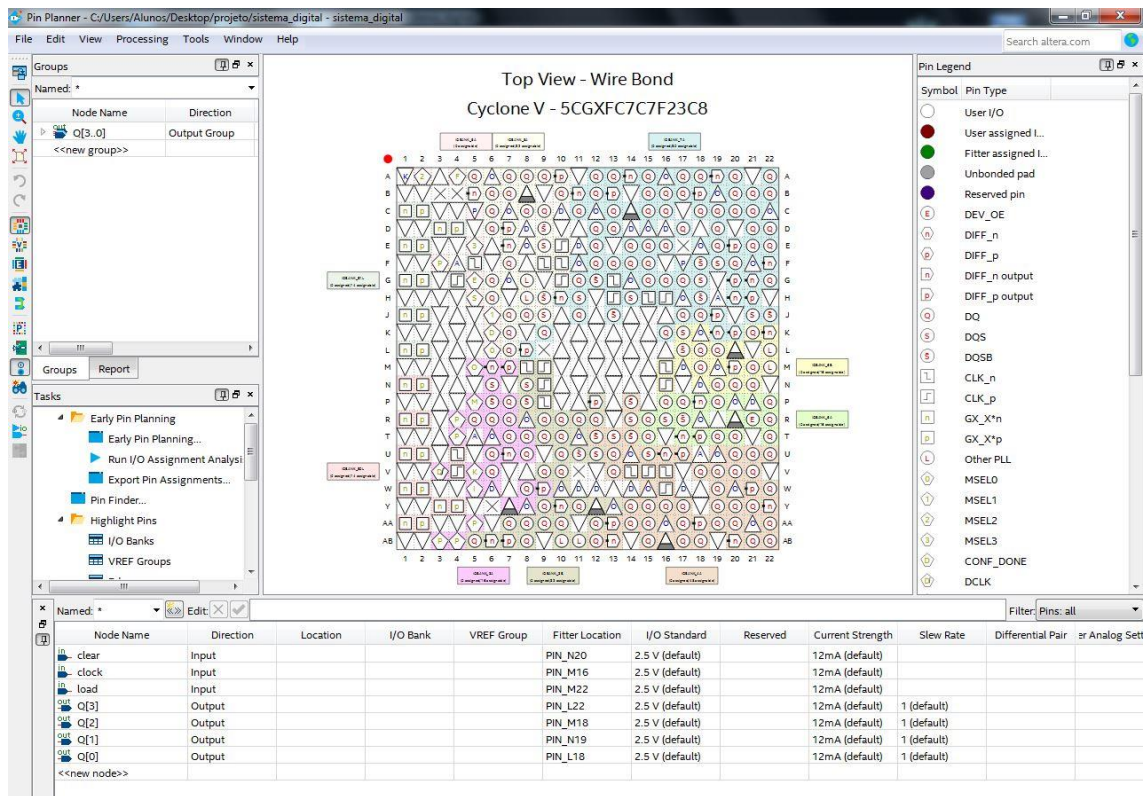
6) Programando o projeto na placa FPGA DE0-CV

- Para programar o projeto na placa DE0, caso a designação do device não tenha sido realizada durante sua criação, é necessário primeiro selecionar o dispositivo. É possível também alterar o device já designado. Selecione a opção **Assignments -> Device**. Escolha as seguintes opções:
 - Family: Cyclone V
 - Device: All
 - Package: Any
 - Pin Count: 484
 - Core speed grade: 7

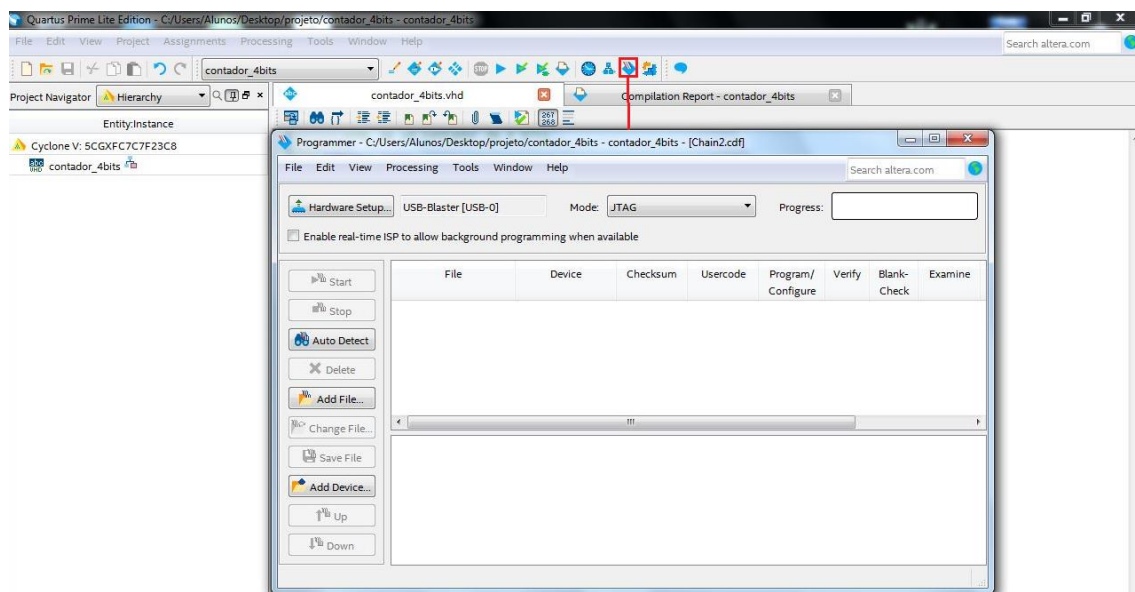
Selecione a terceira opção da tabela e pressione **OK**.



- Em seguida escolha a pinagem da placa. Para isso selecione a opção **Assignments -> Pin Planner**. A seguinte janela será aberta onde os nós referentes ao contador de 4 bits estarão localizados em uma tabela no canto inferior.
OBS: Caso o canto inferior esteja vazio, compile o projeto conforme seção 2.



- Na coluna *Location* da tabela, selecione uma pinagem adequada da placa DEO (chaves, botões, leds...) correspondente para cada nó do sistema. Para isso, utilize o arquivo contendo as informações da pinagem da placa localizado no site da disciplina. Em seguida, compile novamente o projeto para salvar as mudanças feitas na pinagem.
- Pressione o botão **Programmer** para abrir uma nova janela. Em seguida, verifique se a opção *Hardware Setup* está em *USB-Blaster*. Em caso contrário, verifique se a placa está ligada e conectada ao computador e clique no botão **Hardware Setup** para adicioná-la. Selecione **Add Files**, vá para o diretório *output_files* e selecione o arquivo *contador_4bits.sof*.



- Pressione **Start** para transmitir o projeto à placa FPGA.

